

KOREAN PATENT ABSTRACTS XML 1(1-1)

Save


[Please Click here to view the drawing](#)

Korean FullDoc.

(19) KOREAN INTELLECTUAL PROPERTY OFFICE

KOREAN PATENT ABSTRACTS

(11)Publication number: **1020000031004** **A**(43)Date of publication of application: **05.06.2000**(21)Application number: **1019980046787**(71)Applicant: **SAMSUNG ELECTRONICS CO., LTD.**(22)Date of filing: **02.11.1998**(72)Inventor: **HONG, MUN PYO**(51)Int. Cl. **G02F 1/136**
G02F 1/1343

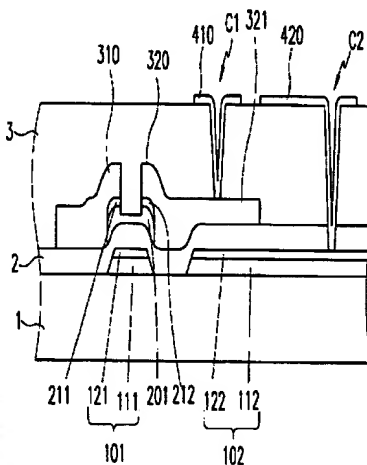
(54) PLANAR DRIVE TYPE LCD

(57) Abstract:

PURPOSE: A planar drive type LCD is provided to prevent light leakage, to enhance aperture ratio, to reduce the failure ratio of a pad portion, to prevent the short between wiring, and to minimize drive voltage of liquid crystal and stitch failure.

CONSTITUTION: A planar drive type LCD comprises a substrate(1), a gate wiring (101), a linear common electrode line(102), a gate insulation film(2), a semiconductor layer(201) formed on the gate insulation

film, resistance contact layers(211,212), a data wiring(300), a pixel electrode line(321), a protect film(3), and plural pixel electrodes(410,411,412,413) and common electrodes (420,421) alternately formed on the protect film. The gate wiring consists of gate lines and gate electrodes connected to the gate lines. The linear common electrode line is formed to be separated from the gate wiring on the substrate. The gate insulation film covers the gate



(19) 대한민국특허청(KR)
(12) 등록특허공보(B1)

(51) . Int. Cl.
G02F 1/136
G02F 1/1343

(45) 공고일 2002년10월25일
(11) 등록번호 10-0303440
(24) 등록일 2001년07월11일

(21) 출원번호 10-1998-0046787 (65) 공개번호 특2000-0031004
(22) 출원일자 1998년11월02일 (43) 공개일자 2000년06월05일

(73) 특허권자 삼성전자 주식회사
경기 수원시 팔달구 매탄3동 416
(72) 발명자 홍문표
경기도 성남시 분당구 정자동 정든마을 우성아파트 609동 1705호
(74) 대리인 김원근
유미특허법인

심사관 : 조경화

(54) 평면구동방식의액정표시장치

요약

유리와 같은 투명한 절연 기판에 알루미늄막 또는 알루미늄 합금막과 몰리브덴-텅스텐 합금막으로 이루어져 게이트선 및 게이트 전극을 포함하는 게이트 배선 및 공통 전극선을 형성한다. 다음, 기판의 전면에 절연기 절연막 등 절연성 게이트 절연막 및 반도체층을 형성하고, 크롬 혹은 알루미늄 혹은 알루미늄 합금 혹은 몰리브덴 합금의 단일막 또는 이중막 또는 삼중막으로 이루어져 있으며, 게이트선과 서로 교차되는 데이터 및 드레인 전극, 데이터 패드를 포함하는 데이터 배선 및 화소 전극선을 형성한다. 다음, 기판의 전면 능한 유기 절연막으로 보호막을 형성하고, 보호막을 식각하여 화소 전극선(321)과 데이터 패드를 각각 구멍 및 게이트 절연막과 함께 식각하여 공통 전극선 및 게이트 패드 위에 접촉 구멍을 형성한다. 마지막 500~1,000Å의 두께로 증착하고 패터닝하여 접촉 구멍을 통하여 화소 전극선, 공통 전극선, 게이트 패드가 각각 연결되는 화소 전극, 공통 전극, 게이트용 전극 및 데이터용 전극을 형성한다.

대표도
도 2

명세서

도면의 간단한 설명

도 1은 본 발명의 실시예에 따른 평면 구동 방식의 액정 표시 장치를 나타낸 배치도이며,

도 2는 도 1에서 II-II 선을 따라 도시한 단면도이고,

도 3은 도 1에서 III-III 선을 따라 도시한 단면도이고,

도 4는 도 1에서 IV-IV 선을 따라 도시한 단면도이고,

도 5a 내지 도 8c는 도 1 내지 도 4에 나타난 바와 같은 액정 표시 장치용 기관의 제조 과정을 발명의 상세한 설명

발명의 목적

발명이 속하는 기술 및 그 분야의 종래기술

본 발명은 액정 표시 장치에 관한 것으로서, 더욱 상세하게는, 평면 구동 방식의 액정 표시 장치에 관

현재 주로 사용되고 있는 액정 표시 장치로는 비틀린 네마틱(TN : twisted nematic) 방식 있다. 비틀린 네마틱 방식의 경우 두 기관에 각각 전극을 설치하고 액정 방향자가 90° 비틀리도록 배 전압을 가하여 액정 방향자를 구동하는 방식이다. 그러나, 이러한 방식의 액정 표시 장치는 시야각이 좁아 가지고 있어, 이를 대체하기 위한 평면 구동(IPS : in-plane switching) 방식의 액 대한 종래 기술은 미국 특허 제 5,598,285에 나타나 있다.

그러나, 상기 미국 특허 제 5,598,285에서 제시된 액정 표시 장치에는 다음과 같은 문제점들이

데이터선의 인접한 부분에서 액정의 전경(disclination)에 의해 빛샘이 발생하는 곳에서 화소 기장이 미치는 영역이 아니면서 빛이 새는 부분이 발생하는데, 이를 블랙매트릭스를 넓게 형성하여 가려주 때문에 개구율이 감소하는 문제점이 있다.

또한, 수평 전계를 인가하기 위한 두 전극, 즉 공통 전극과 화소 전극의 단차로 인하여 전극 위에 형 빙이 불균일하여 이 부분에서 빛샘 현상이 나타나 대비비가 떨어지게 된다. 또한, 공통 전극과 화소 전 극소 또는 절화 규소로 이루어진 유전체가 존재하기 때문에 액정에 전달되는 공통 전극과 화소 전극 사이 작아지게 되어 액정을 충분히 구동시키지 못하게 되는 문제점이 있다.

또한, 배선에 끝단에는 외부에 노출되어 신호를 전달받는 패드 부분이 있는데, 패드와 접촉되는 구동 집 축 신뢰성을 향상시키기 위하여 ITO(indium tin oxide)를 추가로 형성하는데, 이는 공정 다.

또한, 공통 배선과 게이트 배선 및 데이터 배선과 화소 배선을 각각 동일한 층에 형성하므로 서로간에 문제점이 있으며, 공통 전극과 화소 전극을 다른 층에 형성하므로 오정렬로 인하여 스티치(stitch) 다.

발명이 이루고자 하는 기술적 과제

본 발명에 과제는 평면 구동 방식의 액정 표시 장치에서 빛샘 현상을 제거하는 동시에 개구율을 증가시키

본 발명의 다른 과제는 패드 부분의 불량을 줄이는 동시에 공정을 단순화하고 배선 사이의 단락을 방지하 이다.

본 발명의 다른 과제는 액정 구동전압을 최소화하고 스티치 불량을 줄이는 것이다.

발명의 구성 및 작용

이러한 과제를 해결하기 위한 본 발명에 따른 액정 표시 장치용 박막 트랜지스터 기판의 제조 방법에서는 게이트선, 게이트 전극, 게이트 패드를 포함하는 게이트 배선과 공통 전극선을 형성한다. 다음, 게이트 전극선을 덮는 게이트 절연막을 형성하고, 게이트 절연막 위에 저항 접촉층과 연결되는 소스 및 드레인 데이터 패드를 포함하는 데이터 배선과 화소 전극선을 형성한다. 이어, 게이트 절연막 상부에 데이터 배선을 덮으며, 평탄화가 가능한 유기 절연막을 적층하여 보호막을 형성하고, 보호막을 게이트 절연막과 함께 화소 전극선, 상기 공통 전극선, 게이트 패드 및 상기 데이터 패드를 각각 드러내는 제1, 제2, 제3 및 제4 접착 구멍을 통하여 화소 전극선, 공통 전극선, 게이트 패드 및 데이터 패드와 각각 연결되는 화소 전극, 공통 전극, 게이트용 전극 및 데이터용 전극을 형성한다.

이때, 개구율을 향상시키기 위하여 화소 전극, 공통 전극, 게이트용 전극 및 데이터용 전극은 ITO로 랑직하며, 가장 가장자리의 화소 전극은 데이터선과 중첩되도록 형성하는 것이 바람직하며, 데이터선의 안도 있다.

또한, 빗샘 현상을 줄이기 위하여 공통 전극 및 화소 전극의 두께는 1,000Å 이하로 형성하는 것이

그러면, 본 발명에 따른 평면 구동 방식의 액정 표시 장치의 실시예에 대하여 도면을 참고로 하여 본 기술 분야에서 통상의 지식을 가진 자가 용이하게 실시할 수 있도록 상세히 설명한다.

도 1은 본 발명의 실시예에 따른 평면 구동 방식의 액정 표시 장치를 나타낸 배치도이며, 도 2는 도 1의 스테이지를 포함하는 부분의 II-II 선을 따라 잘라 도시한 단면도이고, 도 3 및 도 4는 도 1에서 III-III 및 데이터 패드 부분인 IV-IV 선을 따라 잘라 도시한 각각의 단면도이다.

도 1 내지 도 4에 나타난 바와 같이, 하부의 투명한 절연 기판(1) 위에 가로 방향으로 게이트선(101)의 끝에는 게이트 패드(10)가 형성되어 있다. 게이트선(101)의 일부는 게이트 배선(102)이 게이트선(101)과 평행하게 가로 방향으로 형성되어 있다. 여기서, 게이트 배선(102)은 각각 하층의 알루미늄막 또는 알루미늄 합금막(111, 11, 112)과 물리브덴막(121, 12, 122)으로 이루어져 있지만, 이들의 단일막으로 형성할 수도 있다. 여기에서 게이트 배선의 주사 신호를 게이트선(101)으로 전달한다.

게이트 배선(101, 10)과 공통 전극(102) 위를 질화 규소 등으로 이루어진 게이트 절연막(2)이

게이트선(101)의 일부인 게이트 전극(101) 위의 게이트 절연막(2) 위에는 비정질 규소로 이루어진 반도체층(201)이 섬 모양으로 형성되어 있고, 비정질 규소층(201) 위에는 인(P) 등으로 고소로 이루어진 저항 접촉층(211, 212)이 게이트 전극(101)을 중심으로 양쪽으로 형성되어 있다.

저항 접촉층(211, 212) 위에는 금속으로 이루어진 소스 전극(310)과 드레인 전극(320)이 있다. 소스 전극(310)은 게이트 절연막(2) 위에 세로 방향으로 형성되어 게이트선(101)과 함께 화소 영역선(300)과 연결되어 있으며, 드레인 전극(320)은 공통 전극선(320)과 중첩되어 있는 화소 전극선(321)이다. 데이터선(300)의 끝에는 외부로부터 화상 신호를 전달받는 데이터 패드(30)가 형성되어 있다.

이때, 데이터 배선(300, 310, 320, 30) 및 화소 전극선(321)은 크롬 혹은 알루미늄 혹은 물리브덴 합금 등의 단일막 혹은 이중막 혹은 삼중막으로 형성할 수 있다.

여기서 게이트 전극(101), 게이트 절연막(2), 비정질 규소층(201), 저항 접촉층(211, 210, 320)은 박막 트랜지스터를 이루며, 박막 트랜지스터와 나머지 데이터 배선(300, 30) 및 으며, 3 μ m 이상의 유기 절연막으로 이루어진 보호막(3)이 절화 규소 등으로 게이트 절연막(2) 위

보호막(3)에는 화소 전극선(321)과 데이터 패드(30)의 일부를 각각 노출시키는 접촉 구멍(C1, 며, 또한 게이트 절연막(2) 및 보호막(3)에는 공통 전극선(102) 및 게이트 패드(10)의 상부 시키는 접촉 구멍(C2, C3)이 각각 형성되어 있다.

보호막(3) 위에는 접촉 구멍(C1)을 통하여 화소 전극선(321)과 연결되어 있으며, 공통 전극선(및 게이트선(101)과 각각 중첩되어 고리모양으로 형성되어 있는 화소 전극(410, 411, 412, 또한, 보호막(3) 위에는 접촉 구멍(C2)을 통하여 공통 전극선(102)의 상부막(122)과 연결되 가로질러 세로 방향으로 형성되어 있는 공통 전극(420, 421)이 형성되어 있다. 또한, 보호막(3 3, C4)을 통하여 게이트 패드(10) 및 데이터 패드(30)와 각각 연결되어 있는 게이트용 전극((440)이 형성되어 있다. 여기서, 게이트용 및 데이터용 전극(430, 440)은 구동 집적회로 실 키기 위하여 ITO로 형성하는 것이 바람직하며, 공통 전극(420, 421) 및 화소 전극(410, 또는 그 이하의 두께로 얇게 형성하는 것이 좋다. 왜냐하면, 이들로 인하여 발생하는 층간의 단차를 줄 발생시키는 배향의 불균일을 억제하여 빛샘 현상을 줄일 수 있기 때문이다.

또한, 이러한 본 발명의 실시예에 따른 액정 표시 장치용 박막 트랜지스터 기관의 구조에서는 수평 전계 통 전극(420, 421) 및 화소 전극(410, 411, 412, 413)이 가장 상부막으로 보호막 에 공통 전극(420, 421) 및 화소 전극(410, 411, 412, 413)에 인가되는 구동 전 구동할 수 있어 액정의 구동 속도를 향상시킬 수 있다.

또한, 게이트선(101) 및 데이터선(300)과 화소 전극(410, 411, 412, 413) 사이에 이상의 유기 절연막으로 이루어진 보호막(3)이 형성되어 있으므로, 이들 사이에서 발생하는 기생 용량을 있다. 이로 인하여 도 1에서 보는 바와 같이, 화소 전극(410, 411, 412, 413)을 게이트 중첩시킬 수 있어 개구율을 향상시킬 수 있다. 이때, 도 1에서 보는 바와 같이, 세로부의 공통 전극 (411, 413)을 하나 또는 두 개만 형성하였지만, 이들을 서로 번갈아 가면서 다수로 형성할 수 (300)과 중첩되어 있는 세로부의 화소 전극(411, 413)은 화소 영역의 가장자리에 있는 화소

또한, 도 2 내지 도 4에서 보는 바와 같이, 유기 절연막으로 이루어진 보호막(3)은 평탄화가 가능 101, 10), 공통 전극선(102), 데이터 배선(300, 310, 320, 30) 및 화소 전극 아, 이들의 단차로 인한 빛샘 현상은 근본적으로 차단할 수 있다.

또한, 게이트 배선(101, 10), 공통 전극선(102), 데이터 배선(300, 310, 320, : 연막으로 이루어진 보호막(3)의 하부에 존재하므로 배선의 부식을 방지할 수 있어 이들을 몰리브덴, 몰 루미늄, 알루미늄 합금과 같은 저저항 금속으로 형성할 수 있어 고정세 대화면의 액정 표시 장치에 적용

또한, 공통 전극(420, 421) 및 화소 전극(410, 411, 412, 413)과 게이트 배선(320, 30)이 각각 게이트 절연막(2) 또는 보호막(3)을 사이에 두고 다른 층에 형성되어 있기 방지할 수 있다.

또한, 화소 전극 (410, 411, 412, 413)과 공통 전극(420, 421)을 동일한 층에 티치 불량을 제거할 수 있다.

이제, 본 발명의 실시예에 따른 액정 표시 장치용 박막 트랜지스터 기판을 제조하는 방법에 대해 설명한다. 도 8c는 도 1 내지 도 4에 나타난 바와 같은 액정 표시 장치용 기판의 제조 과정을 나타내는 단면도이다. 도 8c는 도 1 내지 도 4에 나타난 바와 같은 액정 표시 장치용 기판의 제조 과정을 나타내는 단면도이다. 도 8c는 도 1 내지 도 4에 나타난 바와 같은 액정 표시 장치용 기판의 제조 과정을 나타내는 단면도이다.

먼저, 도 5a 내지 도 5c에 나타난 바와 같이, 유리와 같은 투명한 절연 기판 (1)에 알루미늄막 폴리브덴-텅스텐 합금막을 차례로 적층하고 사진 식각하여 게이트 전극을 포함하는 게이트선(101) 및 (102)를 포함하는 게이트 배선 및 공통 전극선(102)을 이중막으로 형성한다. 즉, 도 5a 및 도 5b에 도시된 바와 같이, 게이트 배선(101, 102) 및 공통 전극선(102)은 아래의 알루미늄 또는 알루미늄 합금막(111, 112)과 텅스텐 합금막(121, 122)으로 이루어진다. 여기서, 게이트 배선(101, 102) 및 공통 전극선(102)은 알루미늄 합금, 폴리브덴, 폴리브덴 합금의 단일막 또는 이들의 이중막으로 형성할 수도 있다.

다음, 도 6a 내지 도 6c에 나타난 바와 같이, 기관(1)의 전면에 질화 규소 또는 유기 절연막(2)을 형성하고, 비정질 규소층(201)과 인등의 불순물로 고농도 도핑된 비정질 규소층(210)을 크를 이용한 사진 공정으로 도핑된 비정질 규소층(210)과 비정질 규소층(201)을 함께 패터닝하여 위에 섬 모양으로 형성한다. 이때, 이후에 형성되는 데이터선과 공통 전극선(102) 및 게이트선(10트 절연막(2) 상부에 추가로 비정질 규소층을 남길 수도 있다.

도 7a 내지 도 7c에 나타난 바와 같이, 크롬 혹은 알루미늄 혹은 알루미늄 합금 혹은 몰리브덴 혹은 단일막 또는 이중막 또는 삼중막으로 이루어진 금속층을 증착하고, 마스크를 이용한 사진 공정으로 패터닝; 선 (101)과 서로 교차되는 데이터선(300, 도 1 참조)과 소스 및 드레인 전극(310, 320, 극선(321)을 형성한다. 다음, 소스 전극(310)과 드레인 전극(320)으로 가리지 않은 도핑된 1 식각하여, 도핑된 비정질 규소층(210)을 게이트 전극(101) 양쪽으로 분리하여 저항 접촉층(211

이와, 도 8a 내지 도 8c에서 보는 바와 같이, 기판의 전면에 평탄화가 가능한 유기 절연막으로 보. 마스크를 이용한 사진 공정으로 패터닝하여 화소 전극선(321)과 데이터 패드(30)를 각각 드러내는. 3)을 형성하고, 공통 전극선(102) 및 게이트 패드(22) 위의 게이트 절연막(2)과 보호막 (3. C2, C3)을 형성한다.

마지막으로, 도 2 내지 도 4에 나타난 바와 같이, 투명 도전막인 ITO를 500~1,000Å의 두께를 가진다. 이층을 사출 공정으로 패터닝하여, 접촉 구멍(C1, C2)을 통하여 화소 전극선(321) 및 공통 전극선(420, 421)을 각각 형성한다. 게이트 패드(10) 및 데이터 패드(30)와 각각 연결되는 게이트용 전극(430) 및 데이터용 전극(431)을 형성한다.

이러한 본 발명의 실시예에 따른 액정 표시 장치용 제조 방법에서는, 화소 전극 및 공통 전극을 1, 0이 가능한 한 두께를 낮추어 줌으로서, 층간의 단차를 줄이고 러빙 공정에서 발생하는 불균일 배향을 줄이고, 게이트 배선 및 데이터 배선을 저저항 금속으로 형성함으로써 배선의 저항을 낮출 수 있다. 구동 드라이버 집적 회로 실장시 접촉 신뢰성이 높은 재료인 ITO로 형성하는 동시에 공통 전극 및 화소 전극을 형성함으로써 제조 공정을 단순화할 수 있다.

발명의 효과

이러한 본 발명의 실시예에서와 같이, 단차를 제거할 수 있는 유기 절연막을 사용하거나 전극을 얇게 형성할 수 있으며, 배선을 다른 층에 형성함으로써 배선간의 단락을 방지할 수 있고, 가장자리의 화선 또는 데이터선과 중첩되도록 형성하여 개구율을 향상시킬 수 있다. 수평 전계를 인가하는 공통 전극과 동일한 층에 형성함으로써 스티치 불량을 제거할 수 있으며, 저저항 금속 물질로 신호선을 형성함으로써 최소화할 수 있다. 또한, 패드부에 신뢰성을 향상시킬 수 있으며, 공통 전극 및 화소 전극을 보호막써 액정의 구동 속도를 높일 수 있으며, 이들과 패드용 전극을 동시에 형성함으로써 제조 공정을 단순화

(57) 청구의 범위

청구항 1.

기관,

상기 기관 위에 형성되어 있으며, 게이트선 및 상기 게이트선과 연결되어 있는 게이트 전극을 포함하는

상기 기관 위에 상기 게이트 배선과 분리되어 형성되어 있는 선형 공통 전극선,

상기 게이트 배선 및 상기 공통 전극선을 덮고 있는 게이트 절연막,

상기 게이트 전극 위의 상기 게이트 절연막 위에 형성되어 있는 반도체층,

상기 반도체층 위에 상기 게이트 전극을 중심으로 양쪽으로 형성되어 있는 저항 접촉층,

상기 저항 접촉층 위에 각각 형성되어 있는 소스 및 드레인 전극 및 상기 게이트 절연막 위에 형성되어 스 전극과 연결되어 있는 데이터선을 포함하는 데이터 배선,

상기 게이트 절연막 위에 형성되어 있으며, 상기 드레인 전극과 연결되어 있는 화소 전극선,

상기 게이트 절연막 상부에 평탄화된 유기 절연막으로 형성되어 상기 데이터 배선과 상기 화소 전극선을 상기 화소 전극선을 드러내는 제1 접촉 구멍 및 상기 게이트 절연막과 함께 상기 공통 전극선을 드러내는 구멍을 가지는 보호막,

상기 보호막 상부에 각각 형성되어 상기 제1 및 제2 접촉 구멍을 통하여 상기 화소 전극선 및 공통 전극선 위에 있으며, 상기 게이트선과 상기 데이터선의 교차로 정의되는 화소 영역의 상기 보호막 위에 서로 교차하는 다수의 화소 전극 및 공통 전극을 포함하는 액정 표시 장치용 박막 트랜지스터 기관.

청구항 2.

제1항에서,

상기 데이터 배선은 상기 데이터선의 끝에 형성되어 있는 데이터 패드를 더 포함하며,

상기 보호막 위에 상기 공통 전극 및 상기 화소 전극과 동일한 물질로 이루어진 데이터용 전극을 더 포함

상기 보호막은 제3 접촉 구멍을 가지고 있어 상기 제3 접촉 구멍을 통해 상기 데이터 패드와 상기 데이터 배선이 연결되어 있는 액정 표시 장치용 박막 트랜지스터 기관.

청구항 3.

제2항에서,

상기 게이트 배선은 상기 게이트선의 끝에 형성되어 있는 게이트 패드를 더 포함하며,

상기 보호막 위에 상기 공통 전극 및 상기 화소 전극과 동일한 물질로 이루어진 게이트용 전극을 더 포

상기 보호막은 제4 접촉 구멍을 가지고 있어 상기 제4 접촉 구멍을 통해 상기 게이트 패드와 상기 게
결되어 있는 액정 표시 장치용 박막 트랜지스터 기판.

청구항 4.

제3항에서,

상기 화소 전극 및 상기 공통 전극은 ITO로 이루어진 액정 표시 장치용 박막 트랜지스터 기판.

청구항 5.

제4항에서,

상기 게이트 배선은 알루미늄막 또는 알루미늄 합금막 또는 폴리브덴막 또는 폴리브덴 합금막의 단일막 또
로 이루어진 액정 표시 장치용 박막 트랜지스터 기판.

청구항 6.

제5항에서,

가장 가장자리의 상기 화소 전극은 상기 데이터선과 중첩되어 있는 액정 표시 장치용 박막 트랜지스터 기

청구항 7.

제6항에서,

가장 가장자리의 상기 화소 전극은 상기 데이터선의 안쪽에 형성되어 있는 액정 표시 장치용 박막 트랜지

청구항 8.

제7항에서,

상기 공통 전극 및 화소 전극의 두께는 1,000Å 이하인 액정 표시 장치용 박막 트랜지스터 기판.

청구항 9.

제8항에서,

상기 데이터 배선은 알루미늄 혹은 알루미늄 합금 혹은 폴리브덴 혹은 폴리브덴 합금의 단일막 또는 이중
막으로 이루어진 액정 표시 장치용 박막 트랜지스터 기판.

청구항 10.

기판 위에 게이트선, 게이트 전극, 게이트 패드를 포함하는 게이트 배선과 공통 전극선을 형성하는 단계

상기 게이트 배선과 공통 전극선을 덮는 게이트 절연막을 형성하는 단계,

상기 게이트 절연막 위에 반도체층 및 저항 접촉층을 형성하는 단계,

상기 게이트 절연막 위에 상기 저항 접촉층과 연결되는 소스 및 드레인 전극, 데이터선, 데이터 패드를 배선과 화소 전극선을 형성하는 단계,

상기 데이터 배선 및 상기 화소 전극선을 덮으며, 평탄화가 가능한 유기 절연막을 적층하여 보호막을 형

상기 보호막을 상기 게이트 절연막과 함께 식각하여 상기 화소 전극선, 상기 공통 전극선, 상기 게이트 데이터 패드를 각각 드러내는 제1, 제2, 제3 및 제4 접촉 구멍을 형성하는 단계,

상기 보호막 상부에 상기 제1, 제2, 제3 및 제4 접촉 구멍을 통하여 상기 화소 전극선, 상기 공통 패드 및 상기 데이터 패드와 각각 연결되는 화소 전극, 공통 전극, 게이트용 전극 및 데이터용 전극을 포함하는 액정 표시 장치용 기판 제조 방법.

청구항 11.

제10항에서,

상기 화소 전극, 상기 공통 전극, 상기 게이트용 전극 및 상기 데이터용 전극은 ITO로 형성하는 액: 트랜지스터 기판의 제조 방법.

청구항 12.

제11항에서,

상기 게이트 배선은 알루미늄막 또는 알루미늄 합금막 또는 몰리브덴막 또는 몰리브덴 합금막의 단일막 또는 형성하는 액정 표시 장치용 박막 트랜지스터 기판의 제조 방법.

청구항 13.

제12항에서,

가장 가장자리의 상기 화소 전극은 상기 데이터선과 중첩되도록 형성하는 액정 표시 장치용 박막 트랜지스터: 조 방법.

청구항 14.

제13항에서,

가장 가장자리의 상기 화소 전극은 상기 데이터선의 안쪽으로 형성하는 액정 표시 장치용 박막 트랜지스터 방법.

청구항 15.

제14항에서,

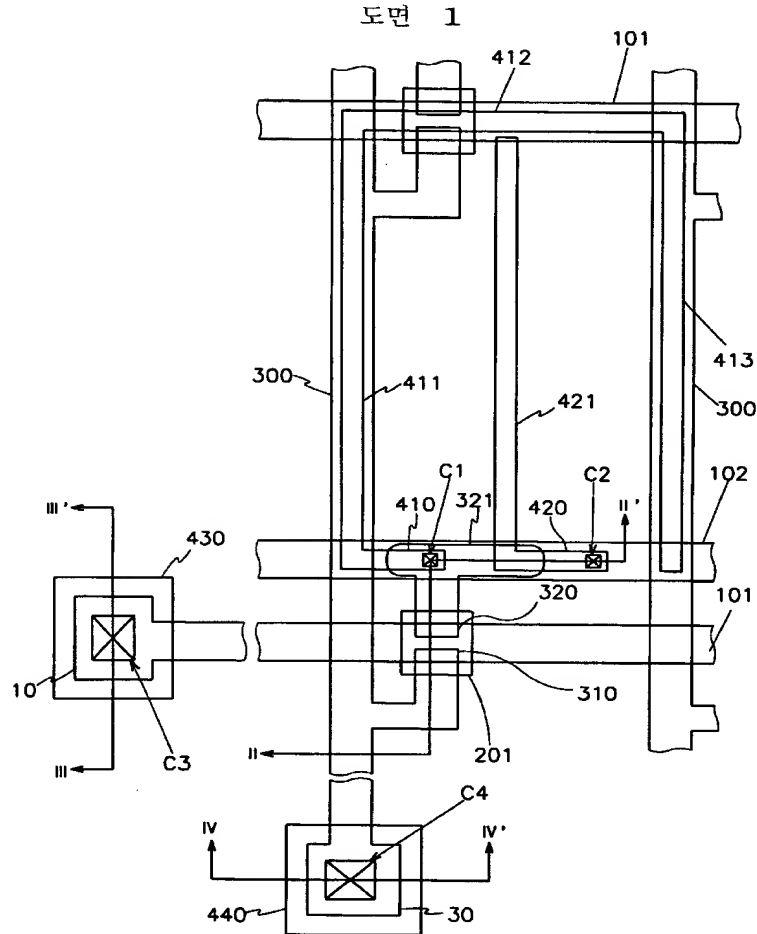
상기 공통 전극 및 화소 전극의 두께는 1,000Å 이하로 형성하는 액정 표시 장치용 박막 트랜지스터

청구항 16.

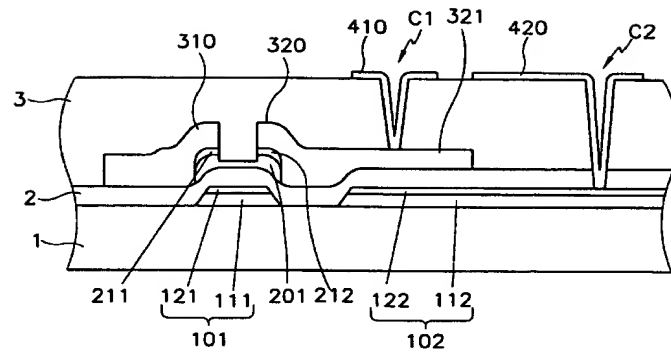
제15항에서,

상기 데이터 배선은 알루미늄 혹은 알루미늄 합금 혹은 몰리브덴 혹은 몰리브덴 합금의 단일막 또는 이중막으로 형성하는 액정 표시 장치용 박막 트랜지스터 기판의 제조 방법.

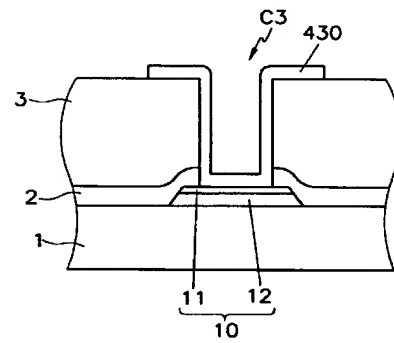
도면



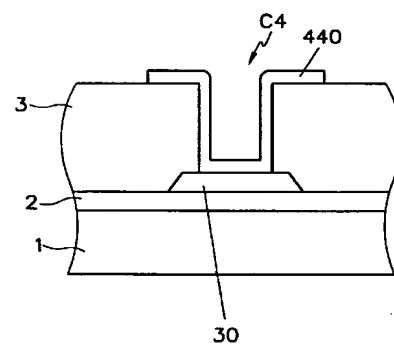
도면 2



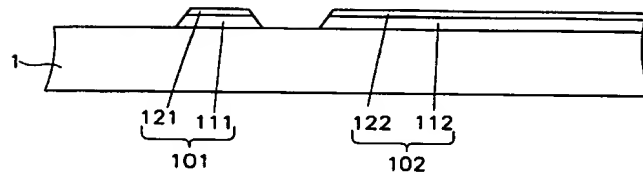
도면 3



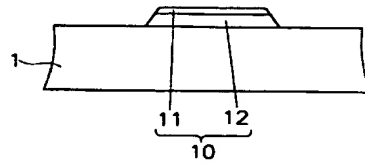
도면 4



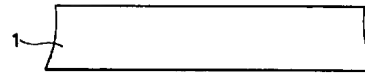
도면 5a



도면 5b

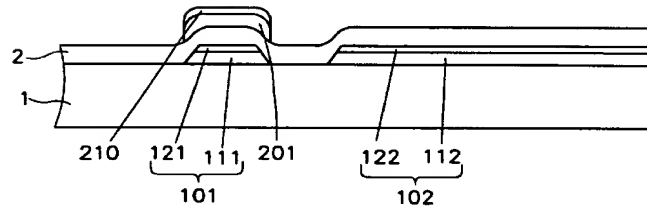


도면 5c

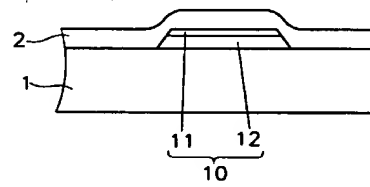


30

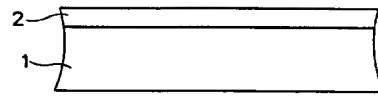
도면 6a



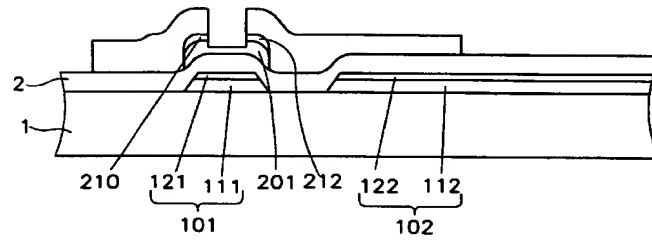
도면 6b



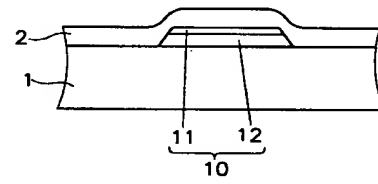
도면 6c



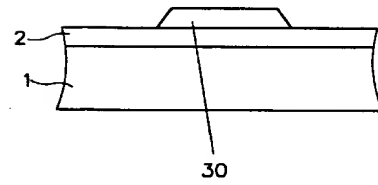
도면 7a



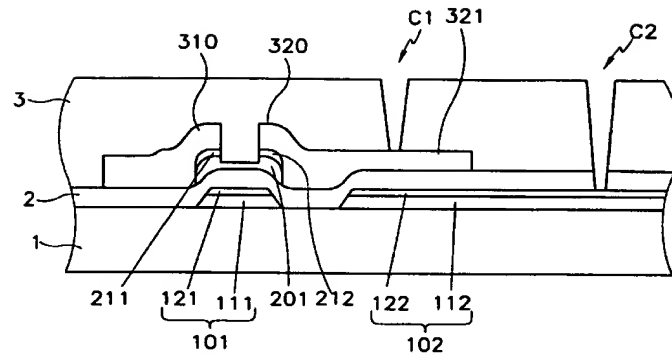
도면 7b



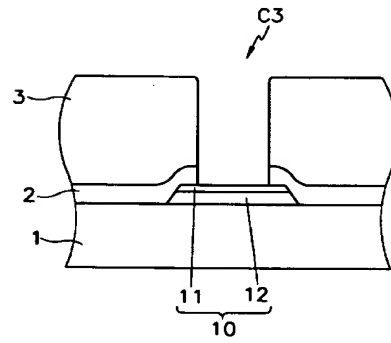
도면 7c



도면 8a



도면 8b



도면 8c

